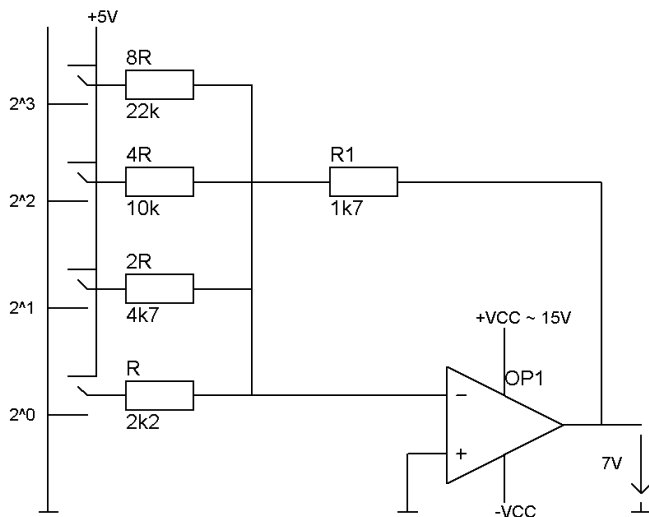


## DAC (Digital-Analog-Wandlung)

Bei dieser Übung wurde auf 3 verschiedene Arten eine Digital-Analog-Wandlung (Digital Analog Conversion) durchgeführt.

### Übung 1: DAC mit gewichteten Widerständen



Bei diesem Teil der Übung wurde die Digital-Analog-Wandlung über eine Schaltung mit gewichteten Widerständen durchgeführt.

Links der Schaltungsaufbau. R1 sollte aufgrund der bekannten Spannungen und Widerstände berechnet werden.

Da der OPV in dieser Schaltung als invertierender Addierer arbeitet gilt folgendes:

$$\frac{U_a}{U_e} = -\frac{R}{R_1}$$

wobei R1 variiert (R, 2R, 4R, 8R) und R der Ersatzwiderstand aller Widerstände in der

Parallelschaltung (R, 2R, ...) ist:

$$Y_p = \frac{1}{2k2} + \frac{1}{4k7} + \dots \text{ woraus sich für } Z_p \text{ mit } Z_p = \frac{1}{Y_p} = 1230\Omega \text{ ergibt. R\u00fcckeingesetzt in}$$

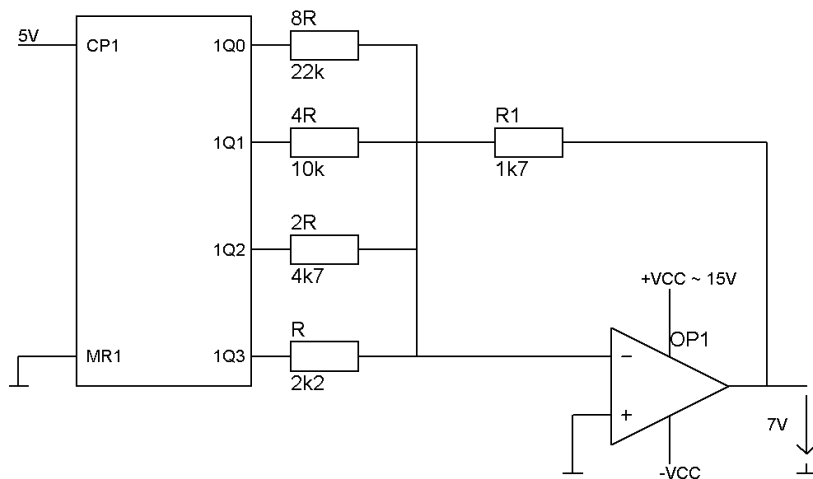
$$\text{die obere Formel ergibt sich daraus } R = -\frac{1230U_a}{U_e} = -\frac{1230 \cdot -7}{5} \sim 1k7\Omega.$$

Aufgrund dieses Ergebnisses entschieden wir uns f\u00fcr einen 1k8-Widerstand. Nun wurden alle 16 verschiedenen Zust\u00e4nde ausprobiert und gemessen. Dazu wurden zwei Voltmeter in die Schaltung geschaltet um U<sub>a</sub> und U<sub>e</sub> zu messen:

Zustand	Bin\u00e4r	U <sub>e</sub>	MB U <sub>e</sub>	U <sub>a</sub>	MB U <sub>a</sub>
		V	V	V	V
15	1111	5,043	20	-7,401	20
14	1110	5,04	20	-6,987	20
13	1101	5,039	20	-6,478	20
12	1100	5,038	20	-6,07	20
11	1011	5,039	20	-5,463	20
10	1010	5,039	20	-5,055	20
9	1001	5,039	20	-4,552	20
8	1000	5,038	20	-4,142	20
7	0111	5,038	20	-3,251	20
6	0110	5,033	20	-2,84	20
5	0101	5,036	20	-2,339	20
4	0100	5,036	20	-1,929	20
3	0011	5,035	20	-1,32	2
2	0010	5,034	20	-0,9134	2
1	0001	5,034	20	-0,4094	2
0	0000	5,034	20	-0,0006	2

1... Widerstand auf High, 0... Widerstand auf Low

**Übung 2: DAC mit Zählerbaustein**



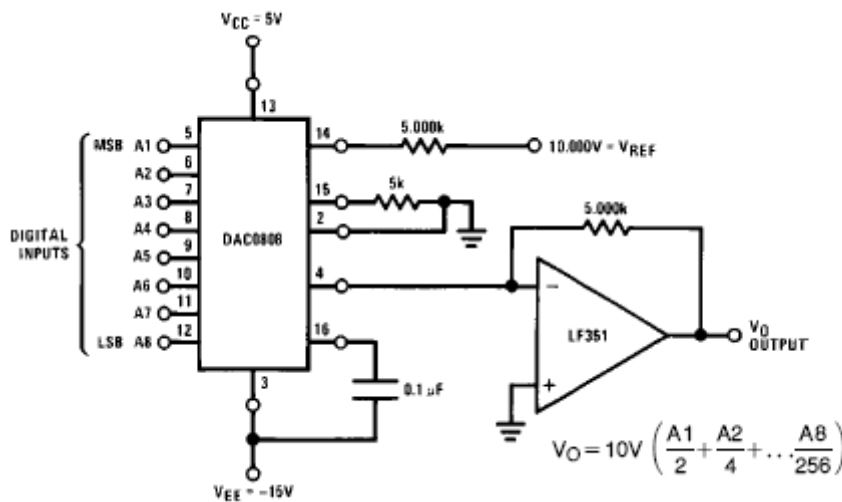
In diesem Teil der Übung wurde die Digital-Analog-Wandlung mittels eines Zählerbausteins realisiert. Die Voltmeter wurden durch ein Oszilloskop ersetzt (nur mehr am Ausgang). Der Plot des Oszilloskops befindet sich im Anhang.

*Bemerkung: Der Takt des Zählerbausteins muss vom TTL-Ausgang des Frequenzgenerators bezogen werden. Ergebnis*

*am Oszilloskop: Sägezahn mit 16 Abstufungen.*

**Übung 3: DAC mit DAC-Baustein**

In dieser letzten Übung wurde das Widerstandsnetzwerk durch den integrierten DA-Baustein DA0808 ersetzt, der von 0 bis 255 (entspricht 8 Bit) zählt und dadurch eine glattere Sägezahnspannung am Ausgang (vgl. Anhang Oszilloskop-Print).



Die Schaltung dieser Übung wurde aus dem entsprechenden Datenblatt des DAC0808 kopiert (Seite 3 unten). Alle verwendeten Widerstände wurden hier der Einfachheit halber mit 4K7 gewählt, statt einem OPV wurde ein Widerstand gegen Ground am „Ende“ der Schaltung (dort, wo Ua gemessen wird) platziert. Zudem wurde überall +/-5V anstatt +/-15V (wie in Schaltung) verwendet.

*Bemerkung: Zähler werden in Kaskade geschaltet (MSB [Most Significant Bit] des ersten Zählers ist Takt des zweiten). 2 Zähler in einem Zählerbaustein → daher einfach die entsprechenden Pins auf der linken und rechten Seite miteinander verbinden.*

Beobachtungen: Übung 1 und 2 zeigen einen Sprung von 7 nach 8, weil sich hier alle Bits ändern (größter Fehler).